

ΑΣΚΗΣΗ 6

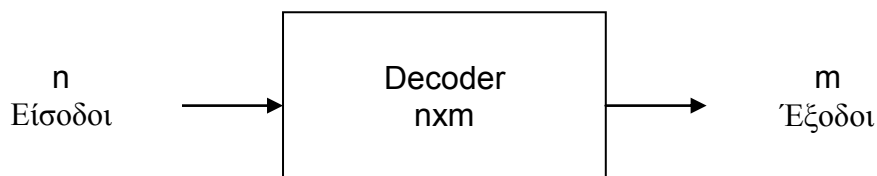
ΑΠΟΚΩΔΙΚΟΠΟΙΗΣΕΙΣ (DECODERS)

6.1. ΣΚΟΠΟΣ

Η κατανόηση της λειτουργίας των αποκωδικοποιητών και των εφαρμογών τους.

6.2. ΘΕΩΡΗΤΙΚΟ ΜΕΡΟΣ

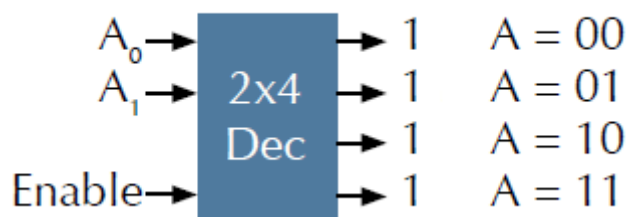
Ο **Αποκωδικοποιητής** (Decoder) από n σε m ($n \times m$) είναι ένα συνδυαστικό κύκλωμα με n γραμμές εισόδου και m γραμμές εξόδου ($m \leq 2^n$), όπως φαίνεται στο Σχήμα 1. Κάθε μία από τις n εισόδους του Αποκωδικοποιητή μπορεί να είναι "0" ή "1", οπότε υπάρχουν 2^n διαφορετικοί συνδυασμοί στην είσοδο. Για κάθε συνδυασμό εισόδου μόνο μία από τις εξόδους του αποκωδικοποιητή είναι "1" (είναι ενεργοποιημένη).



Σχήμα 1. Αποκωδικοποιητής $n \times m$.

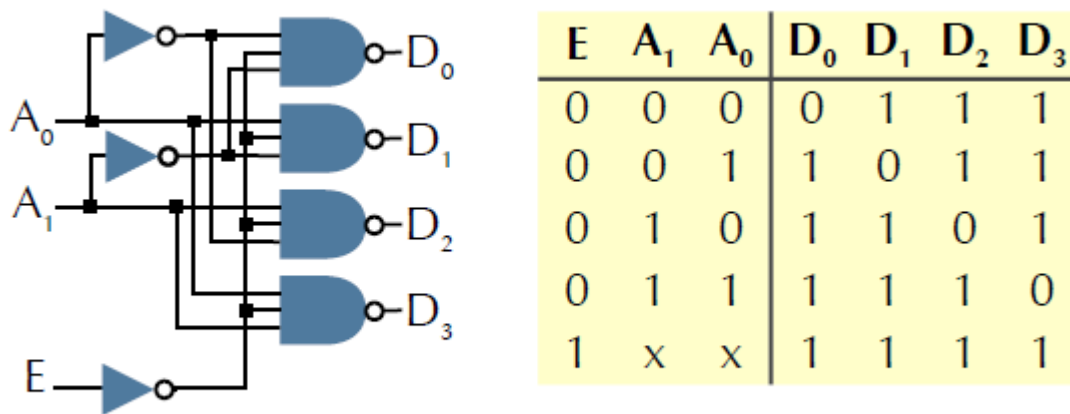
Υπάρχουν αποκωδικοποιητές που χρησιμοποιούν όλους τους δυνατούς συνδυασμούς εισόδου ($m=2^n$), όπως είναι ο αποκωδικοποιητής 3×8 , και αποκωδικοποιητές που χρησιμοποιούν λιγότερους συνδυασμούς εισόδου ($m < 2^n$), όπως είναι ο αποκωδικοποιητής 4×10 .

Στο Σχήμα 2 φαίνεται ένας αποκωδικοποιητής 2×4 . Είναι φανερό ότι για κάθε συνδυασμό $A_1 A_0$ των εισόδων ενεργοποιείται η αντίστοιχη έξοδος και παίρνει την τιμή "1". Η λειτουργία του αποκωδικοποιητή ενεργοποιείται όταν η είσοδος ENABLE είναι "1".



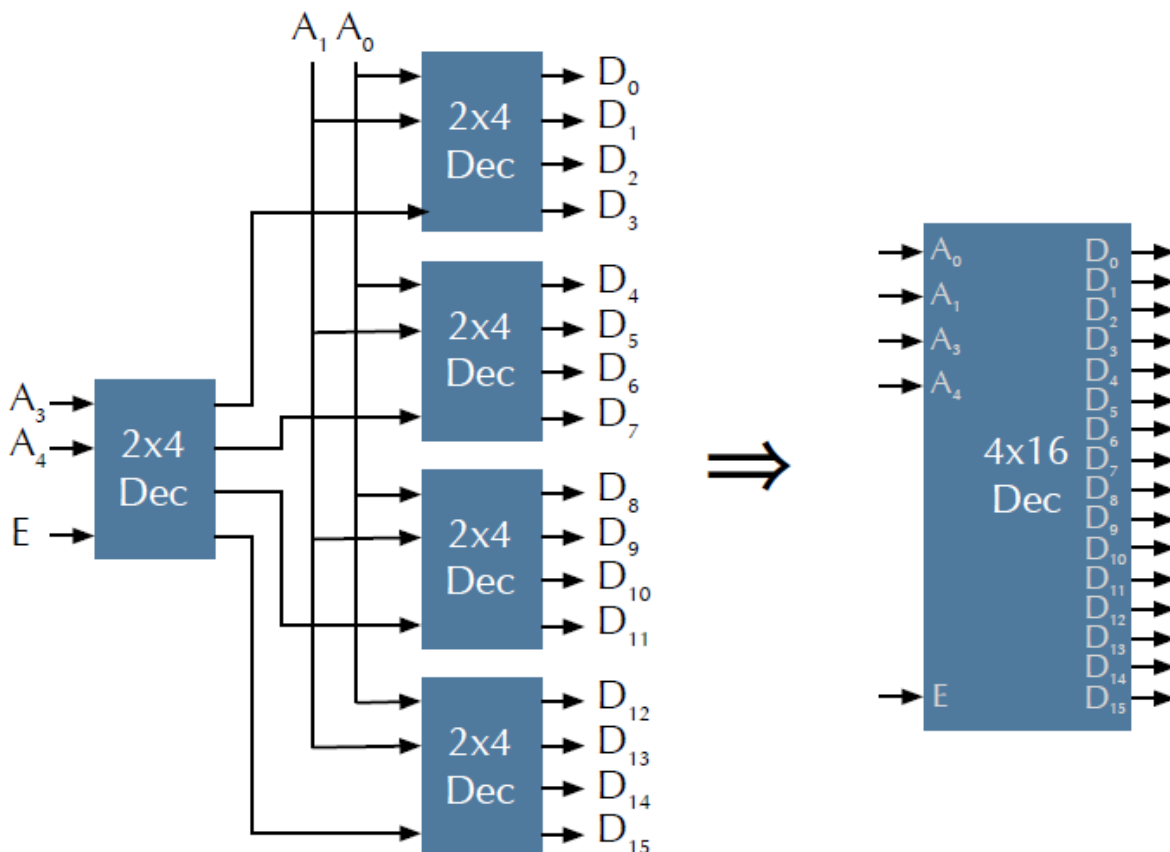
Σχήμα 2. Αποκωδικοποιητής 2×4 .

Στο Σχήμα 3 φαίνεται η υλοποίηση ενός αποκωδικοποιητή 2×4 με πύλες NAND και NOT και ο αντίστοιχος Πίνακας Αληθείας. Ο συγκεκριμένος αποκωδικοποιητής ενεργοποιείται όταν η είσοδος ENABLE είναι 0 (active low). Οι έξοδοι έχουν την τιμή "1" και όταν ενεργοποιούνται παίρνουν την τιμή "0" (αρνητική λογική - active low).



Σχήμα 3. Λογικό Διάγραμμα και Πίνακας Αληθείας Αποκωδικοποιητή 2x4.

Ένας συνδυασμός (Ο.Κ) αποκωδικοποιητών 2 x 4 μπορεί να υλοποιήσει τη λειτουργία ενός αποκωδικοποιητή περισσότερων μεταβλητών, όπως φαίνεται στο Σχήμα 4.



Σχήμα 4. Υλοποίηση Αποκωδικοποιητή 4x16 (θετικής λογικής) με Αποκωδικοποιητές 2x4.

Ο Αποκωδικοποιητής 3x8 χρησιμοποιεί όλους τους δυνατούς συνδυασμούς εισόδου. Έχει τρεις εισόδους C, B και A που αντιστοιχούν σε έναν 3-bit δυαδικό αριθμό (κωδικός

εισόδου) και οκτώ εξόδους D0, D1, D2, D3, D4, D5, D6 και D7. Για κάθε συνδυασμό εισόδου μόνο μία από τις εξόδους του αποκωδικοποιητή είναι "1" (αυτή που αντιστοιχεί στον κωδικό εισόδου) και οι άλλες έξοδοι είναι "0". Ο Πίνακας Αληθείας του Αποκωδικοποιητή 3x8 παρουσιάζεται στους Πίνακες 1 & 2 για θετική και αρνητική λογική αντιστοίχως.

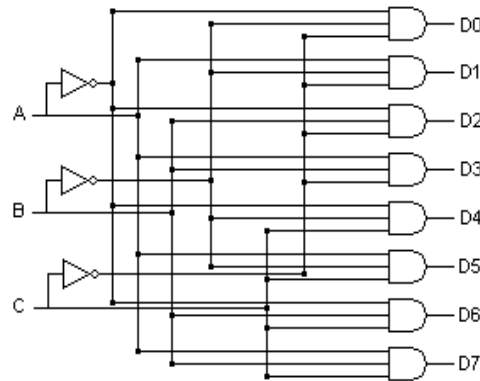
Πίνακας Αληθείας του Αποκωδικοποιητή 3x8

Πίνακας 1 Πίνακας Αληθείας του Αποκωδικοποιητή 3x8 (Θετικής Λογικής)											Πίνακας 2 Πίνακας Αληθείας του Αποκωδικοποιητή 3x8 (Αρνητικής Λογικής)										
C	B	A	D 0	D 1	D 2	D 3	D 4	D 5	D 6	D 7	C	B	A	D 0	D 1	D 2	D 3	D 4	D 5	D 6	D 7
0	0	0	<u>1</u>	0	0	0	0	0	0	0	0	0	0	<u>0</u>	1	1	1	1	1	1	1
0	0	1	0	<u>1</u>	0	0	0	0	0	0	0	0	1	1	<u>0</u>	1	1	1	1	1	1
0	1	0	0	0	<u>1</u>	0	0	0	0	0	0	1	0	1	1	<u>0</u>	1	1	1	1	1
0	1	1	0	0	0	<u>1</u>	0	0	0	0	0	0	1	1	1	<u>0</u>	1	1	1	1	1
1	0	0	0	0	0	0	<u>1</u>	0	0	0	1	0	0	1	1	1	<u>0</u>	1	1	1	1
1	0	1	0	0	0	0	0	<u>1</u>	0	0	1	0	1	1	1	1	<u>0</u>	1	1	1	1
1	1	0	0	0	0	0	0	0	<u>1</u>	0	1	1	0	1	1	1	1	<u>0</u>	1	1	1
1	1	1	0	0	0	0	0	0	0	<u>1</u>	1	1	1	1	1	1	1	1	<u>0</u>	1	1

Λογικές Εξισώσεις του Αποκωδικοποιητή 3x8

Λογικές Εξισώσεις Αποκωδικοποιητή 3x8 (Θετικής Λογικής)	Λογικές Εξισώσεις Αποκωδικοποιητή 3x8 (Αρνητικής Λογικής)
$D0 = \bar{C} \cdot \bar{B} \cdot \bar{A}$	$D0 = C + B + A$
$D1 = \bar{C} \cdot \bar{B} \cdot A$	$D1 = C + B + \bar{A}$
$D2 = \bar{C} \cdot B \cdot \bar{A}$	$D2 = C + \bar{B} + A$
$D3 = \bar{C} \cdot B \cdot A$	$D3 = C + \bar{B} + \bar{A}$
$D4 = C \cdot \bar{B} \cdot \bar{A}$	$D4 = \bar{C} + B + A$
$D5 = C \cdot \bar{B} \cdot A$	$D5 = \bar{C} + B + \bar{A}$
$D6 = C \cdot B \cdot \bar{A}$	$D6 = \bar{C} + \bar{B} + A$
$D7 = C \cdot B \cdot A$	$D7 = \bar{C} + \bar{B} + \bar{A}$

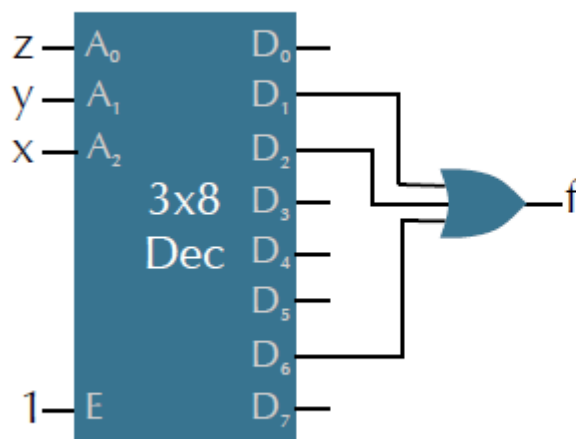
Στο Σχήμα 5 υλοποιείται ο θετικής λογικής Αποκωδικοποιητής 3x8 με πύλες AND, OR, NOT.



Σχήμα 5. Υλοποίηση Αποκωδικοποιητή 3x8 (θετικής λογικής).

6.2.1. ΠΑΡΑΔΕΙΓΜΑΤΑ ΥΛΟΠΟΙΗΣΗΣ ΣΥΝΔΥΑΣΤΙΚΟΥ ΚΥΚΛΩΜΑΤΟΣ ΜΕ ΑΠΟΚΩΔΙΚΟΠΟΙΗΤΗ

Ένα ολοκληρωμένο κύκλωμα (Ο.Κ) αποκωδικοποιητή πραγματοποιεί εύκολα μαζί με μια πύλη OR μια λογική συνάρτηση. Για κάθε ελαχιστόρο που εμφανίζεται στην είσοδο, ενεργοποιείται η αντίστοιχη έξοδος του αποκωδικοποιητή. Η συνάρτηση f πραγματοποιείται συνδέοντας στις εισόδους της πύλης OR τις εξόδους του αποκωδικοποιητή που αντιστοιχούν στους ελαχιστόρους που κάνουν τη συνάρτηση "1".



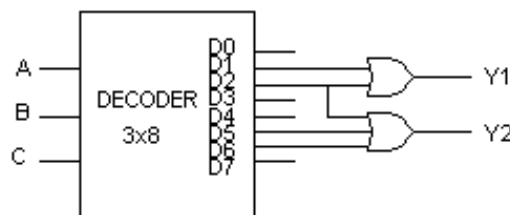
x	y	z	f
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

Σχήμα 6. Υλοποίηση της συνάρτησης $f(x, y, z) = \Sigma(1, 2, 6)$ με Αποκωδικοποιητή 3x8(θετικής λογικής).

Έστω ότι θέλουμε να υλοποιήσουμε τις παρακάτω λογικές συναρτήσεις με χρήση Αποκωδικοποιητής 3x8.

$Y1(A,B,C) = A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot \bar{C}$	Από τον Πίνακα 1 παρατηρούμε ότι $Y1(A,B,C) = D1 + D2$
$Y2(A,B,C) = \bar{A} \cdot B \cdot \bar{C} + A \cdot \bar{B} \cdot C + \bar{A} \cdot B \cdot C$	Από τον Πίνακα 1 παρατηρούμε ότι $Y2(A,B,C) = D2 + D5 + D6$

Το πλήθος των εισόδων του κυκλώματος είναι $n=3$ και το πλήθος των εξόδων του κυκλώματος είναι $m=2$. Επομένως, το κύκλωμα μπορεί να υλοποιηθεί χρησιμοποιώντας έναν αποκωδικοποιητή 3x8 ($n \times 2^n$) και δύο (m) πύλες OR ως εξής :



Σχήμα 7. Υλοποίηση συναρτήσεων με Αποκωδικοποιητή 3x8 (θετικής λογικής).

6.2.1. ΤΟ ΟΛΟΚΛΗΡΩΜΕΝΟ 74138

Το ολοκληρωμένο κύκλωμα 74138 μπορεί να λειτουργήσει ως Αποκωδικοποιητής 3x8 (ή ως Αποπλέκτης 1x8). Έχει τρεις εισόδους ενεργοποίησης $G1$ (pin 6), $G2A$ (pin 4) και $G2B$ (pin 5) που ελέγχουν την λειτουργία του. Το ολοκληρωμένο κύκλωμα 74138 λειτουργεί ως Αποκωδικοποιητής 3x8 όταν $G1=1$ και $G2A=0$ και $G2B=0$ και οι έξοδοί του εμφανίζουν λογικό "0" όταν ενεργοποιούνται.

Ας χρησιμοποιήσουμε το παραπάνω ολοκληρωμένο για να κατασκευάσουμε μια γεννήτρια άρτιας ισοτιμίας των 3-bit.

Ο Πίνακας Αληθείας του ολοκληρωμένου 74138 είναι ο εξής :

G1	G2A'	G2B'	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	X	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
X	X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1	0	1	1
1	0	0	1	1	0	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

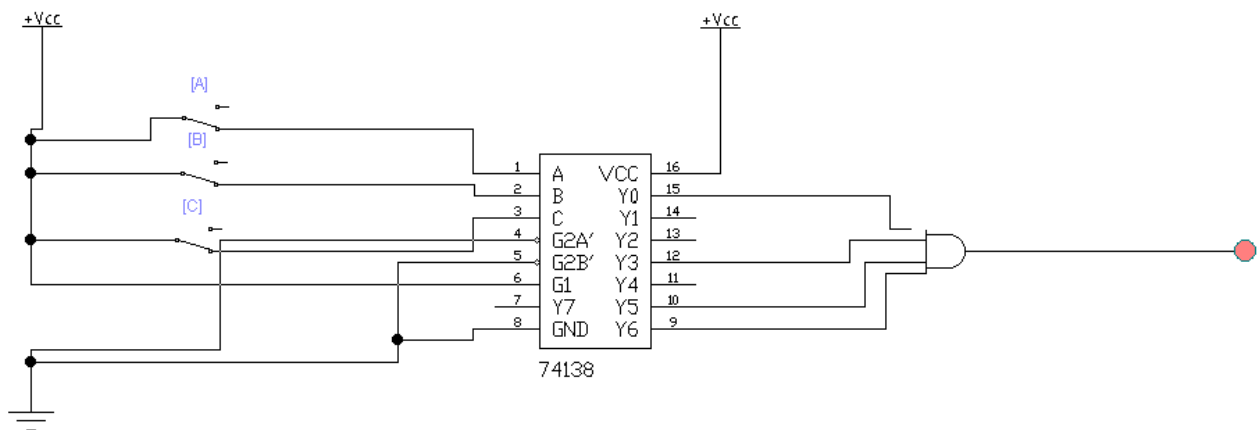
Ο Πίνακας Αληθείας της γεννήτρια άρτιας ισοτιμίας 3-bit είναι ο εξής :

C	B	A	P _α
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$$P_{\alpha} = Y_0 * Y_3 * Y_5 * Y_6 = \overline{Y_1} + \overline{Y_2} + \overline{Y_4} + \overline{Y_7} \quad \text{ή}$$

$$P_{\alpha} = Y_0 * Y_3 * Y_5 * Y_6 = \overline{Y_1 * Y_2 * Y_4 * Y_7}$$

Στο Σχήμα 8 φαίνεται η υλοποίηση της γεννήτριας άρτιας ισοτιμίας 3-bit με το ολοκληρωμένο κύκλωμα 74138.



Σχήμα 8. Υλοποίηση Γεννήτριας Άρτιας Ισοτιμίας με Αποκωδικοποιητή 3x8 .

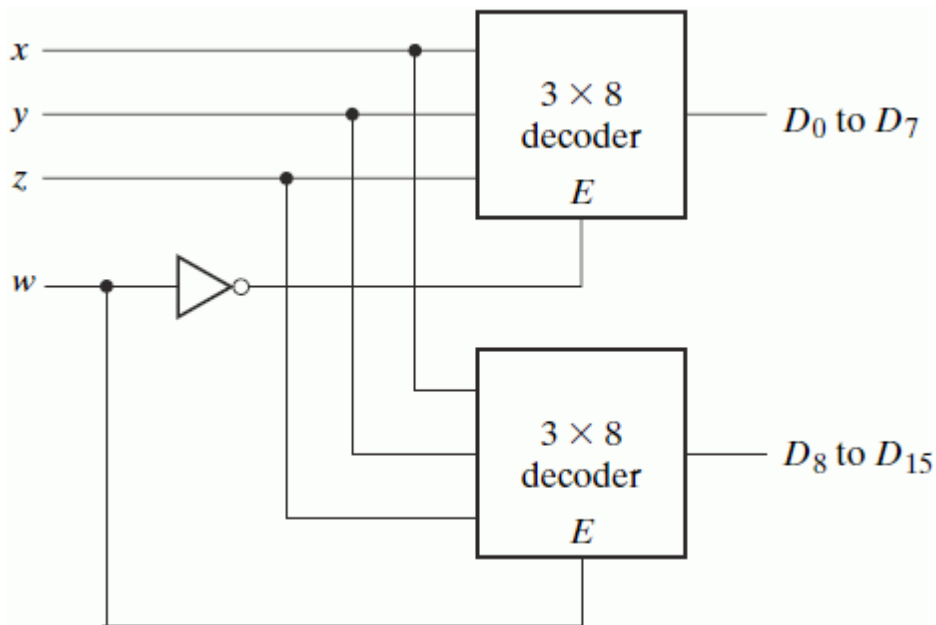
6.3. ΠΕΙΡΑΜΑΤΙΚΟ ΜΕΡΟΣ

6.3.1.

Να σχεδιασθεί μια γεννήτρια περιττής ισοτιμίας των 3-bit χρησιμοποιώντας το ολοκληρωμένο κύκλωμα 74138. Να δοθεί ο πίνακας αληθείας, η λογική εξίσωση και το κύκλωμα της.

6.3.2.

Να συμπληρώσετε το παρακάτω κύκλωμα ώστε να πραγματοποιεί γεννήτρια άρτιας ισοτιμίας των 4-bit. Να δοθεί ο πίνακας αληθείας, η λογική εξίσωση και το κύκλωμα της.



6.3.3.

Να σχεδιασθεί μια γεννήτρια άρτιας ισοτιμίας των 4-bit χρησιμοποιώντας το ολοκληρωμένο κύκλωμα 74138 δύο φορές. Να δοθεί ο πίνακας αληθείας, η λογική εξίσωση και το κύκλωμά της.

6.4 ΓΡΑΠΤΗ ΑΣΚΗΣΗ

6.4.1

Να γραφούν οι πίνακες αληθείας, οι λογικές εξισώσεις και τα λογικά κυκλώματα του πειραματικού μέρους.